EUROPEAN PATENT OFFICE

(b)

CG SC11661TP

Patent Abstracts of Japan

PUBLICATION NUMBER

10010706

PUBLICATION DATE

16-01-98

APPLICATION DATE

24-06-96

APPLICATION NUMBER

08181658

APPLICANT: DAINIPPON PRINTING CO LTD;

INVENTOR:

MORIMOTO KENICHI;

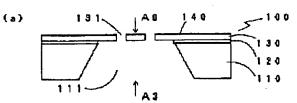
INT.CL.

G03F 1/16 G03F 1/14 H01L 21/027

TITLE

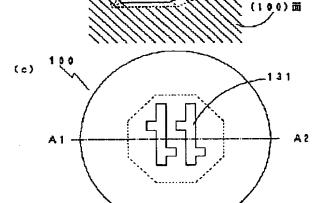
STENCIL MASK FOR ELECTRON

BEAM PLOTTING



(100)面

(111) 面



ABSTRACT:

PROBLEM TO BE SOLVED: To decrease the variations in the intra-surface stresses of the silicon thin film in the regions corresponding to the window regions disposed at a silicone substrate by forming the shape of the windows consisting of through-holes for passing electron beams to nearly a regular octagonal shape.

SOLUTION: A stencil mask 100 is formed by successively providing the surface of a supporting body 110 consisting of a silicon substrate with an intermediate 120 consisting of silicon dioxide (SiO₂), the silicon thin film 130 having the through-holes corresponding to prescribed designs for shaping electron beams to prescribed shapes and a conductive layer 140 consisting of tungsten (W) for preventing charge-up. The supporting body 110 of the regions corresponding to the through-holes 131 of the silicon thin film 130 is provided with the windows 11 consisting of the through-holes of the octagonal shape for passing electron beams. The supporting body 110 is a silicon substrate having a (100) face on its front surface and the through-hole of the octagonal shape has two sides parallel with orientation flatness 115 and two orthogonal sides.

COPYRIGHT: (C)1998,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-10706

(43)公開日 平成10年(1998) 1月16日

(51) Int.Cl. ⁶		識別記号	庁内整理番号	FΙ			技術表示箇所
G03F	1/16			G03F	1/16	В	
	1/14				1/14	G	
H01L	21/027			H01L	21/30	502P	
						541R	

審査請求 未請求 請求項の数2 FD (全 7 頁)

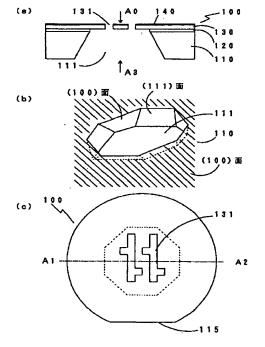
(O1) WESTANDE	## POSTED 1010F0	(max) 112 mm 1	***************************************
(21)出願番号	特願平8-181658	(71)出願人	000002897
			大日本印刷株式会社
(22)出願日	平成8年(1996)6月24日		東京都新宿区市谷加賀町一丁目1番1号
		(72)発明者	森本 健一
			東京都新宿区市谷加賀町一丁目1番1号
•			大日本印刷株式会社内
		(74)代理人	弁理士 小西 淳美
		1	

(54) 【発明の名称】 電子線描画用ステンシルマスク

(57)【要約】 (修正有)

【課題】 シリコン基板に設けられた窓領域に対応する 領域のシリコン薄膜の面内応力にバラツキが少ないステ ンシルマスクを提供する。

【解決手段】 電子線をマスクに対応した所定形状に整形し、この電子線をレンズ系により縮小して、ウエハ等の基板上のレジストに一括して直接照射することにより、レジストパターンの潜像を形成する部分一括電子線露光装置に用いられるマスクであって、(100)面を表面に持つシリコン基板からなる支持体の一面上に、二酸化シリコン薄膜からなる中間層を介して、マスク部を形成するシリコン薄膜を固定して設けたもので、シリコン薄膜には、電子線を所定形状に整形するための所定の絵柄に対応した貫通孔を有し、支持体には、シリコン薄膜の貫通孔に対応する領域に電子線を通過させるための貫通孔からなる窓を1個以上設けてある。



【特許請求の範囲】

【請求項1】 電子線をマスクに対応した所定形状に整 形し、且つ該所定形状に整形された電子線をレンズ系に より縮小して、ウエハ等の基板上のレジストに対して、 一括して所定領域に電子線を直接照射することにより、 該所定領域に所定の絵柄からなるレジストパターンの潜 像を形成する部分一括電子線露光装置に用いられるマス クであって、(100)面を表面に持つシリコン基板か らなる支持体の一面上に、二酸化シリコン薄膜からなる 中間層を介して、マスク部を形成するシリコン薄膜を固 定して設けたもので、シリコン薄膜には、電子線を所定 形状に整形するための所定の絵柄に対応した貫通孔を有 し、シリコン基板からなる支持体には、シリコン薄膜の 貫通孔に対応する領域にシリコン薄膜により整形された 電子線を通過させるための貫通孔からなる窓を1個以上 設けており、且つ、該窓は、オリエンテーションフラッ トネスに平行な二辺とオリエンテーションフラットネス に直交する2辺とを有するほぼ正八角形の貫通孔である ことを特徴とする電子線描画用ステンシルマスク。

【請求項2】 請求項1において、シリコン薄膜上面に 導電層を設けたことを特徴とする電子線描画用ステンシ ルマスク。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、ウエハ等の基板上のレジストに対して露光描画するための一括電子線露光装置における、電子線を所定形状に整形するためのマスクに関するものである。

[0002]

【従来の技術】LSI、超LSI、ASIC等の高密度 半導体集積回路の製造は、従来、シリコンウエハ等の被 加工基板上に電離放射線に感度を有するレジスト塗布 し、そのレジストをステッパーないしアライナー等でマ スクパターン原版の像を露光した後、現像して所望のレ ジストパターンを得て、このレジストパターンをマスク として、基板のエッチング、ドーピング処理、薄膜の成 膜、リフトオフ等のリソグラフィー工程を行っていた。 上記レジストパターンの作成に用いられるマスクパター ン原版を、ステッパーではレチクル、アライナーではマ スクないマスターマスクと呼んでおり、両者を総称して フオトマスクとも言うが、両者ともに露光光に透明な基 板上に露光光に遮光性をもつ遮光膜パターンを設けたも ので、これら遮光膜パターンの像がレジストに露光転写 されるのである。通常、ステッパーの場合は、マスクバ ターン原版の像を1/5ないし1/10に縮小して、ア ライナーの場合は、マスクパターン原版の像を1:1で 露光転写している。近年、半導体集積回路の集積度が上 がり、特にメモリーの一つであるDRAMは64Mビッ トが実用レベルになってきているが、この64MDRA Mの最小寸法はO. 30μm程度で、従来のi線ステッ

パー露光方法ではレジストパターンの解像限界を超える 領域である。

【0003】この為、64MDRAMレベルの解像を達 成するために、露光光源の短波長化、転写レンズの高N A化、輪帯照明法を代表とする超解像法や、従来のステ ッパー露光装置をそのまま使用できる位相シフトマスク を用いる方法等種々の方法が検討されているが、256 MDRAMレベル以上の解像を得るために、電子線を可 変アパーチャーにて整形して、ウエハ上のレジストに直 接照射して所望のレジストパターンを得る、フオトマス クを使用しない電子線直接描画方法も検討されている。 これを可変成形型電子線直接描画方法とも言う。この電 子線直接描画方法は、一般には、図5に示すように、電 子銃510から放出された電子線(ビーム)520を、 第一の矩形アパーチャ530、次いで第二の矩形アパー チャ531を通過させることにより、第一の矩形アパー チャ530の直角を挟む2辺と第二の矩形アパーチャ5 31の直角を挟む2辺に対応した形状をもつ矩形形状に 整形し、この整形された大小の電子線をレンズ系により 縮小してウエハ上の所定の位置に照射することにより、 レジストの所定の領域のみを照射し、照射されたレジス トに対し現像処理を行い所望のレジストパターンを得る ものである。550は断面が矩形状の電子ビームで、5 60は電子線の照射領域を示したものである。尚、図5 は、説明を簡単にするための概略図であり、レンズ系他 を省略して示してある。電子線の照射領域560も分か り易いように大きく示してある。しかし、この電子線直 接描画方法の場合、大小の矩形に整形された電子線(矩 形状の電子線550)を多数照射することにより所定の 領域全てに照射するものであり、レジストへの照射描画 時間がかかりその対応が求められていた。

【0004】このため、図6に示すような、所望の絵柄 全体を一括して露光する電子線直接描画方法も採られる ようになってきた。この方法は、電子銃610から放出 された電子線(ビーム)620を第一の矩形アパーチャ 630にて矩形形状に整形し、この整形された電子線を マスク640に照射してマスク640に対応した所定形 状に電子線を整形した後、整形された電子線650をレ ンズ系にて縮小投影してウエハ上の所定の位置に照射す るものである。即ち、マスク640に対応した所定形状 を一括してウエハ上へ照射でき、図5に示す電子線描画 方法に比べ、描画時間の短縮が可能である。尚、この方 法は部分一括露光方式の電子線直接描画方法とも言う。 尚、図6も説明を簡単にするための概略図であり、レン ズ系他を省略して示してあり、電子線の照射領域660 も分かり易いように大きく示してある。ここで用いられ るマスク640は、電子ビームの通過の可否をマスクの 場所により選択的に行うためのもので、一般には、図7 (a) に示すように、シリコン基板からなる支持体71 0の一面上に二酸化ケイ素 (SiO。)等の中間層72

0を介して固定されたシリコン薄膜730を用い、シリコン薄膜730に所定の絵柄に対応してを貫通孔731を設け、且つ厚いシリコン基板710にもシリコン薄膜730の貫通孔731に対応し、貫通孔(以降、窓711と言う)を複数個に分けて設けたものである。そして、シリコン薄膜730の貫通孔に対応した領域のみ、電子線が通過できるようにしたものである。以降、このマスク640をステンシルマスクと言う。尚、図7(b)は図7(a)のB3側から見た図で、図7(c)は窓711A領域内のシリコン薄膜730の形状を示したものである。

【0005】このように、このステンシルマスク640においては、シリコン薄膜730に比べ厚いシリコン基板710に窓(貫通孔)711を設けているが、窓711の形状としては、従来、熱水酸化カリウム(KOH)やEPW(エチレンジアミン: ピテカロール: H_2 0=17:8:3)をエッチング液としてエッチング加工により、図8に示すように、その形状が簡単であることより、ほぼ矩形状に設けていた。これらのエッチング液によるエッチングのスピードは、シリコンの結晶構造にしたがい方向により異なる異方性を持つ。そして、一般には、シリコン基板の表面は(100)であることより、図8に示すように(111)面を四方にもつ、窓が開くこととなる。

[0006]

【発明が解決しようとする課題】上記のように、図6に 示す電子線直接描画方法におけるステンシルマスクの窓 部は、図8に示すように、従来は、簡単のためほぼ矩形 状に設けていた。この為、シリコン基板に設けられた窓 領域に対応する領域のシリコン薄膜の面内応力にバラツ キが生じ、ウエハ上レジストへ転写されるステンシルマ スクの絵柄 (パターン) 形状の精度や、位置精度が低下 するという問題があった。本発明は、このような状況の もと、ウエハ上レジストに縮小転写する方式の電子線直 接描画装置に用いられるステンシルマスクにおいて、マ スクの形状を工夫し、シリコン基板に設けられた窓領域 に対応する領域のシリコン薄膜の面内応力にバラツキが 少ないものを提供しようとするものである。これによ り、ウエハ上レジストへ転写されるステンシルマスクの 絵柄(パターン)形状の精度や、位置精度を向上させ、 LSI等半導体素子における更になる微細化要求に対応 しようとするものである。

[0007]

【課題を解決するための手段】本発明電子線描画用ステンシルマスクは、電子線をマスクに対応した所定形状に整形し、且つ該所定形状に整形された電子線をレンズ系により縮小して、ウエハ等の基板上のレジストに対して、一括して所定領域に電子線を直接照射することにより、該所定領域に所定の絵柄からなるレジストパターンの潜像を形成する部分一括電子線露光装置に用いられる

マスクであって、(100)面を表面に持つシリコン基板からなる支持体の一面上に、二酸化シリコン薄膜からなる中間層を介して、マスク部を形成するシリコン薄膜を固定して設けたもので、シリコン薄膜には、電子線を所定形状に整形するための所定の絵柄に対応した貫通孔を有し、シリコン基板からなる支持体には、シリコン薄膜の貫通孔に対応する領域にシリコン薄膜により整形された電子線を通過させるための貫通孔からなる窓を1個以上設けており、且つ、該窓は、オリエンテーションフラットネスに平行な二辺とオリエンテーションフラットネスに直交する2辺とを有するほぼ正八角形の貫通孔であることを特徴とするものである。そしてまた、上記において、シリコン薄膜上面に導電層を設けたことを特徴とするものである。

[0008]

【作用】本発明は、上記のように構成することにより、 シリコン基板からなる支持体に設けられた窓領域に対応 する領域のシリコン薄膜の面内応力にバラツキが少ない ステンシルマスクの提供を可能としており、結果とし て、ウエハ等基板上のレジストへ転写されるステンシル マスクの絵柄 (パターン) 形状の精度向上や、位置精度 の向上を可能としている。詳しくは、シリコン基板から なる支持体には、シリコン薄膜の貫通孔に対応する領域 にシリコン薄膜により整形された電子線を通過させるた めの貫通孔からなる窓の形状をほぼ正八角形とすること により、従来の図8に示す四角形状のものより、、一層 円形に近いものとして、シリコン基板からなる支持体に 設けられた窓領域に対応する領域のシリコン薄膜の面内 応力にバラツキが少ないものとしている。 そして、シ リコン基板からなる支持体は、(100)面を表面に持 つシリコン基板であり、八角形の貫通孔は、オリエンテ ーションフラットネスに平行な二辺とオリエンテーショ ンフラットネスに直交する2辺とを有するように設けら れていることにより、エッチング加工によりほぼ正八角 形の窓をより簡単に作り易いものとしている。そして、 中間層を二酸化シリコン薄膜としていることにより、後 述するように、シリコン基板上に順次、中間層、シリコ ン薄膜を積層したSi-SiО2 基板からステンシルマ スクを作製する際、窓部エッチングにおけるエッチング 停止層(ストッパー層)として二酸化シリコン(SiO 2)層を利用できるものとしている。そしてまた、シリ コン薄膜上面に導電層を設けることにより、電子線のシ リコン薄膜におけるチャージアップを防止できるものと している。

[0009]

【実施例】本発明の電子線描画用ステンシルマスクの実施例を図にもとづいて説明する。図1(a)は、本実施例の電子ビーム描画用ステンシルマスクの断面図を示したものであり、図1(b)は特徴部であるシリコン基板からなる支持体の窓部を図1(a)のA3側から見た状

態を示した図であり、図1(c)はステンシルマスクの 平面図で、図1 (a)のA0側からみた図であり、図2 は窓を図1(a)に示すA3側からエッチングにより作 製する際の、窓形成用のレジストパターンの形状とエッ チングにより形成された窓の形状との関係を示した図で あり、図3(a)、図3(b)は、図2に示す各辺にお けるエッチングの入り方を説明するための断面図であ る。尚、図1 (c)のA1-A2における断面図が図1 (a)である。また、図2においては、実線L1は窓形 成用レジストパターンを示しており、点線し2はエッチ ング形状を示している。図1、図2、図3において、1 00はステンシルマスク、110は支持体、111は 窓、115はオリエンテーションフラットネス、120 は中間層、130はシリコン薄膜、131は貫通孔、1 40は導電層、160はレジスト(二酸化ケイ素)であ る。本実施例のステンシルマスク100は、図6に示す ような、電子線をマスクに対応した所定形状に整形し、 且つ該所定形状に整形された電子線をレンズ系により縮 小して、ウエハ等の基板上のレジストに対して、一括し て所定領域に電子線を直接照射することにより、該所定 領域に所定の絵柄からなるレジストパターンの潜像を形 成する部分一括電子線露光装置に用いられるマスクであ り、シリコン基板からなる支持体110上に、順次、二 酸化ケイ素 (SiO2) からなる中間体120、電子線 を所定形状に整形するための所定の絵柄に対応した貫通 孔を有するシリコン薄膜130、チャージアップ防止の ためのW (タングステン) からなる導電層140を設け たもので、シリコン薄膜130の貫通孔131に対応す る領域の支持体110には、電子線を通過させるための 八角形の貫通孔からなる窓111を設けている。そし て、支持体110は、(100)面を表面に持つシリコ ン基板であり、該八角形の貫通孔は、オリエンテーショ ンフラットネスに平行な二辺とオリエンテーションフラ ットネスに直交する2辺とを有するものである。

【0010】本実施例においては、シリコン薄膜130 の厚さは625μm、中間層120の厚さは1μm、シ リコン薄膜の厚さは20μm、導電層の厚さは数Aであ る。シリコン薄膜130は、図6に示すようにある範囲 の領域に整形された電子線 (ビーム)を更にその断面が 所定の形状になるように整形するためのマスクであり、 貫通孔131領域のみ電子線を通過させ、貫通孔131 部以外の領域は電子線を通過させないで、電子線を整形 している。シリコン薄膜130の厚さはとしては、20 μm以上あれば良いが、加工の面や、強度の面からは、 20μ m~ 25μ mの範囲が好ましい。シリコン基板か らなる支持体は、シリコン薄膜130を支持するための もので好ましくは600μm~650μmの範囲の厚さ が良い。中間層120は、後述するように、支持体11 0に窓をあける際にシリコン薄膜130側がエッチング されないように設けたもので、二酸化ケイ索 (Si

O2) からなる。

【0011】図2は、支持体110に略正八角形の窓を あける際の、窒化ケイ素 (SiN) からなる耐腐蝕性の 膜(レジストとも言う)の形状と、エッチング形状との 関係を示したものであるが、略正八角形の窓をあけるに は、図2に示すように窒化ケイ素 (SiN) からなる耐 腐蝕性の膜(レジスト160)を、正八角形とはズレた 形状に設けておく必要がある。これは、シリコン基板に 窓(貫通孔)をあける際のエッチング液としては、熱水 酸化カリウム (KOH) やEPW (エチレンジアミン: ピテカロール: H_2 O=17:8:3) を用いるため、 エッチングの入り方が方向により異なる異方性を示すた めである。図2に示す(111)面については、その断 面は図3(a)に示すように、エッチング加工され、図 2に示す(100)面については、その断面は図3 (b) に示すように、エッチング加工される。尚、支持 体に用いられた(100)面を表面にもつシリコン基板 においては、窓形成用レジストパターン (実線L1)の オリエンテーションフラットネス115に平行な2辺、 および直交する2辺に沿うエッチング面は(111) 面、これ以外の4辺に沿うエッチング面は(100)面 となる。

【0012】次に、本実施例のステンシルマスク100の製造方法について、簡単に説明しておく。先ず、(100)面を表面とするシリコン基板からなる支持体110上に、順次、二酸化ケイ素(SiO_2)からなる中間層110を熱酸化にて 1μ mの厚さに形成し、シリコン薄膜130を研磨にて 20μ mの厚さに形成した、市販の $Si-SiO_2$ 基板210を準備した。(図4(a))

 $Si-SiO_2$ 基板 210は、Si 基板 110 Aの片面に二酸化ケイ素(SiO_2)薄膜を中間層 120 として設け、中間層 120 上に更にシリコン薄膜(Si 薄膜) 130 を設けたものである。この $Si-SiO_2$ 基板 210 に対し、CVD(Chemical Vapor Deposition)により、シリコン薄膜 130 上に 0.5μ m程度の SiO_2 膜 220 を形成した。(図 4(b))

次いで、 SiO_2 膜 20 を形成した $Si-SiO_2$ 基板 210 に対し、後述する Si 基板 210 に対し、後述する Si 基板 210 に対し、後述する Si N膜 230 を CVD により 0.2 μ の μ

H)溶液にてエッチングし、窓部111を作成した後(図4(e))、レジストを所定の液にて除去し、リン酸溶液にてSiN膜230を除去した。(図4(f))これにより、図2に示す点線部の形状のように窓部111が加工され、図1に示す支持体110の加工は終了した。

【0013】次に、シリコン薄膜130上のSiO2膜220上に、SiO2膜220をエッチング加工する際の、レジストを塗布し、所定の形状にパターンニングしてHF3がスを用いて露出したSiO2膜220をドライエッチングし、シリコン薄膜130を所定の形状にエッチングするための耐腐蝕性のSiO2膜220からなるマスク220Aを耐腐蝕性マスクと20からなるマスク220Aを耐腐蝕性マスクとして、SiCl4がスを用いてシリコン薄膜130をドライエッチングした。(図4(h))この後、フッ酸により、露出したSiO2膜220および窓111作成の際のエッチング停止層となったSiO2膜(中間層)120を除去した。(図4(i))次いで、スパッタにより、W(タングステン)からなる導電層140を数人程度の厚さに形成した。(図4

導電層140としては、特にW (タングステン) に限定 はされない、他にTa (タンタル) やAu (金) 等も挙 げられる。このようにして、図1に示す、電子線を所望 の形状に成形するためのステンシルマスク100は作製 された。

[0014]

(j))

【効果】本発明は、上記のように、図6に示す、ステンシルマスクの形状をウエハ上レジストに縮小転写する方式の電子線直接描画装置に用いられるステンシルマスクにおいて、支持体であるシリコン基板に設けられた窓領域の形状をより円に近い形状にすることにより、該窓領域に対応する領域のシリコン薄膜の面内応力にバラツキが少ないステンシルマスクの提供を可能とするものである。これにより、従来の図8に示す矩形状の窓部を設けたステンシルマスクに比べ、ウエハ上レジストへ転写されるステンシルマスクの絵柄(パターン)形状の精度や、位置精度が向上する。この結果、一括電子線露光装置を、LSI等の半導体装置のより一層の微細化加工に対応できるパターニング手段となり得るものとしている。

【図面の簡単な説明】

【図1】実施例のステンシルマスクを示した図

【図2】実施例のステンシルマスクの窓部の形状と窓部 形成のためのレジスト (SiN膜)形状との関係を説明 するための図 【図3】シリコン基板のエッチングの入り方を説明する ための断面図

【図4】実施例のステンシルマスクの製造方法の1例を 示した工程図

【図5】可変成形型の電子ビーム露光方法を説明するための概略図

【図6】部分一括露光方式の電子ビーム露光方法を説明 するための概略図

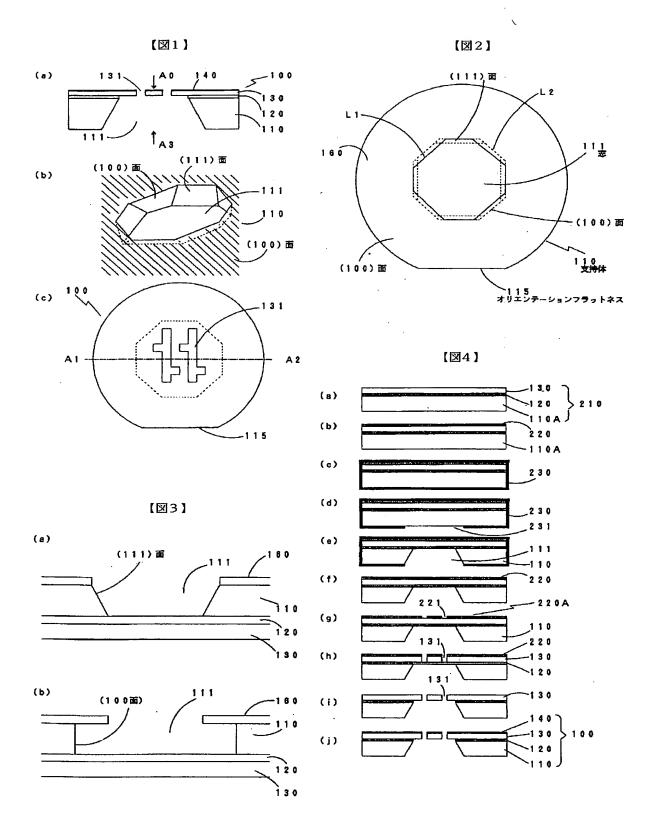
【図7】ステンシルマスクを説明するための図

【図8】従来のステンシルマスクの窓部を示した図 【符号の説明】

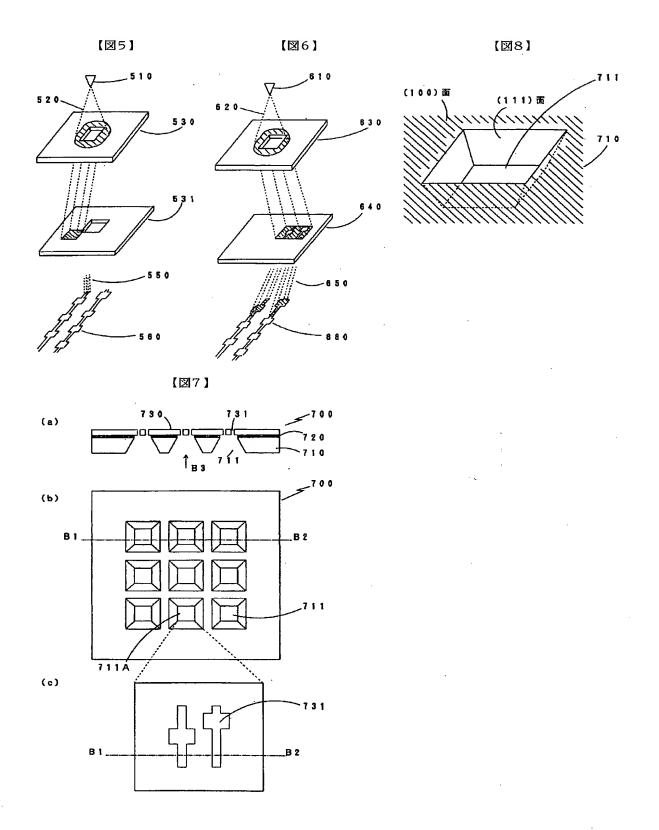
100	ステンシルマスク
1 1 0	支持体
110A	シリコン基板
1 1 1	窓
115	オリエンテーションフ
ラットネス	
120	中間層
130	シリコン薄膜
131	貫通孔
1 4 0	導電層
160	レジスト(SiN膜)
210	Si-SiO2基板
220	二酸化ケイ素膜(Si
O ₂ 膜)	
221	開口部
220A	マスク
230	SiN膜
231	開口部
510	電子銃
520	電子線
530	第一の矩形アパーチャ
531	第二の矩形アパーチャ
550	矩形状の電子ビーム
560	電子線照射領域
610	電子銃
620	電子線
630	矩形アパーチャ
640.	マスク(ステンシルマ
スク)	
650	整形された電子ビーム
660	電子線照射領域
710	支持体
711、711A	窓
720	中間層
730	シリコン薄膜

貫通孔

731



,



ĺ